

SISTEMA ELETRÔNICO PARA AQUISIÇÃO DE DADOS EM SISTEMAS ELÉTRICOS DE POTÊNCIA

João Roberto Cogo; Jocélio de Souza de Sá; Hector Arango; Délvio Franco Bernardes

Escola Federal de Engenharia de Itajubá

Av. BPS, Nº 1303 - Bairro Pinheirinho - Caixa Postal 50

37.500 - Itajubá - MG

Mauro Sérgio Miskulin

UNICAMP - FEC - Pós-Graduação

Caixa Postal 6122

13.100 - Campinas - SP

Artigo apresentado na Sociedade Brasileira de Automática - Universidade Federal de Minas Gerais - UFMG
6º Congresso Brasileiro de Automática - Publicação Anais 1986 - Vol. 1 - 1986.

RESUMO

Este trabalho tem por objetivo mostrar a idéia de projeto, de baixo custo para um sistema de aquisição e armazenamento de dados de tensão e/ou corrente em tempo real o qual pode ser usado, principalmente, em Sistemas de Potência que possuam pontes retificadoras, fornos a arco e outras cargas não lineares. Os dados serão armazenados em uma memória, à medida que forem sendo lidos, através de um par ordenado correspondente, ao valor da grandeza que está sendo registrada e ao instante que ocorre o registro. Em outras palavras, está-se guardando um conjunto de valores:

$\langle u = \langle u_1, u_2, u_3, \dots, u_n \rangle, t \rangle$

sendo:

u - sinal da grandeza a ser registrada;

t - instante de ocorrência do registro.

O número de pares ordenados a serem lidos é de no máximo 6 (seis) sinais. 3 (três) sinais de corrente e 3 três sinais de tensão. De posse dos dados obtidos diretamente do sistema elétrico, apresentar-se-á um sistema para tratamento e utilização dos mesmos, através de um microcomputador de uso pessoal. O tratamento dos dados, neste trabalho, visará, principalmente, a obtenção da ordem dos harmônicos envolvidos no sinal adquirido.

ELETRONIC EQUIPMENT FOR DATA AQUISITION IN ELECTRIC POWER SYSTEM

ABSTRACT

This work aims to present a low cost project of a data acquisition and storage system, involving voltages and currents, for use (mainly) in electric power systems possessing converter bridges, arc furnaces and other types of non-linear loads. The data are to be stored in core, as they are read in the shape of an ordered pair:

$\langle u = \langle u_1, u_2, u_3, \dots, u_n \rangle, t \rangle$

where:

u - quantity to be registered;

t - instant of register occurrence.

The number ordered pairs to be read can reach a maximum of 6 (six), being 3 (three) current signals and 3 (three) voltage signals. The work also shows a system for treating and utilizing the stored data, through the use of a personal microcomputer; for the obtention of the harmonic contents of the signals involved.

Temário 3 - Meios de Desenvolvimento, Projeto, Construção e Operação.

- Instrumentação, Transdutores, Sensores e Atuadores.

Keywords - Computer Control; Data Acquisition; Harmonic Analysis; waveform Analysis; Microprocessors; Signal Processing.

1 - INTRODUÇÃO

Os sistemas elétricos, principalmente aqueles que propiciam o suprimento de energia elétrica a pontes conversoras, máquinas de soldas, fornos a arco, reatores, etc, estão constantemente sujeitos as correntes e tensões que podem atingir um excessivo grau de distorção. Estas ondas de tensão e corrente podem levar o sistema a um modo de operação não conveniente, e causar aos mesmos diversos problemas, nem sempre de fácil solução.

Para efetuar a prevenção destes problemas indesejáveis, deve-se conhecer muito bem os valores dos harmônicos produzidos, bem como os ângulos de fase dos mesmos.

Buscando efetuar a medição destes harmônicos, ultimamente, tem sido divulgado diversos equipamentos que, normalmente, os determinam. Todavia, um único equipamento efetua a aquisição de dados e o cálculo dos harmônicos.

Neste trabalho pretende-se mostrar uma maneira de se efetuar a aquisição e o registro de dados em um equipamento e análise dos sinais obtidos, quer para o cálculo de harmônicos, medição de valores eficazes de tensão e corrente e/ou potência a critério do usuário em um microcomputador de uso pessoal, normalmente, existente nas indústrias, universidades, etc. (ou mesmo através de computadores normais).

2 - CONCEPÇÃO DO SISTEMA A SER DESENVOLVIDO

Neste trabalho procura-se apresentar a idéia de um projeto para construção de um protótipo visando, o registro digital de sinais de tensão e/ou corrente.

Basicamente, o sistema que ora esta em desenvolvimento procura efetuar os passos, descritos no fluxograma ilustrado na FIGURA 2.1

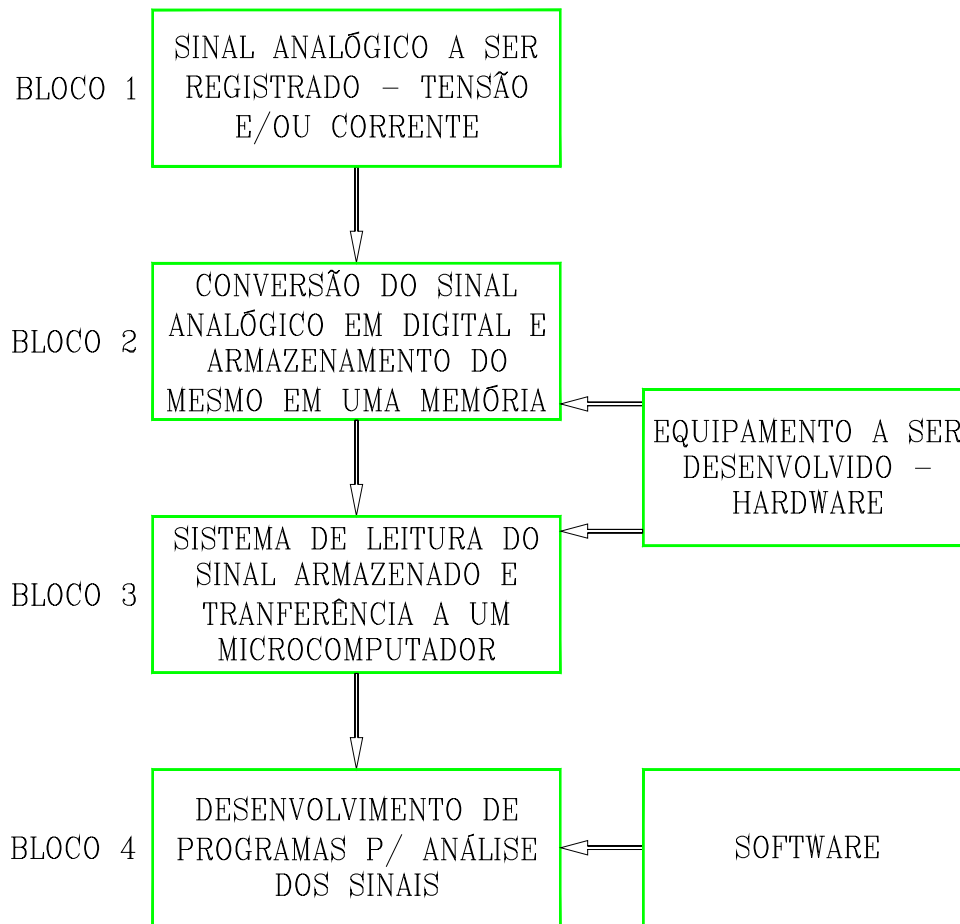


FIGURA 2.1 - DIAGRAMA EM BLOCOS DO SISTEMA A SER DESENVOLVIDO

A FIGURA 2.2 ilustra a forma de conversão dos sinais de tensão e corrente, a serem analisados para os níveis compatíveis com a medição do sistema eletrônico.

Conforme [1] os transformadores de corrente comerciais, com carga resistiva trazem erros inferiores a 3% para frequência acima de 20[KHZ]. Naturalmente, cuidados devem ser tomados [2] de modo a evitar ampliação deste erro. Ainda conforme [2], deve-se no caso de medição de tensão utilizarem-se divisores de tensão capacitiva.

Os sinais de tensão e/ou corrente mostrado na FIGURA 2.2 caracterizam-se como sendo o sinal a ser registrado (Bloco 1 - FIGURA 2.1).

Por outro lado, os Blocos 2 e 3 (FIGURA 2.1) receberão em qualquer caso, um sinal de tensão a ser analisado. Seja u_s o sinal de tensão a ser analisado, naturalmente este valor estará na faixa compatível com a tecnologia usada no projeto.

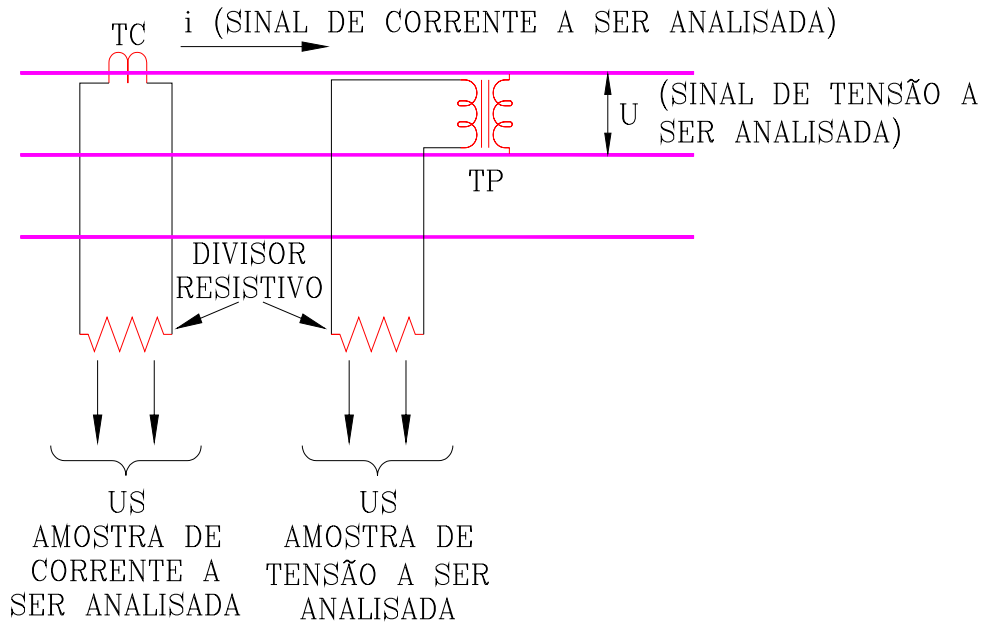


FIGURA 2.2 - COMPATIBILIZAÇÃO DE SINAIS DE TENSÃO E CORRENTE A NÍVEIS DE AMOSTRAGEM.

Este sinal de tensão u_s será então amostrado pelo menos com 360 pontos por ciclo a 60 [KZ] (ou seja, um valor de tensão a cada grau elétrico). A FIGURA 2.3 a seguir ilustra.

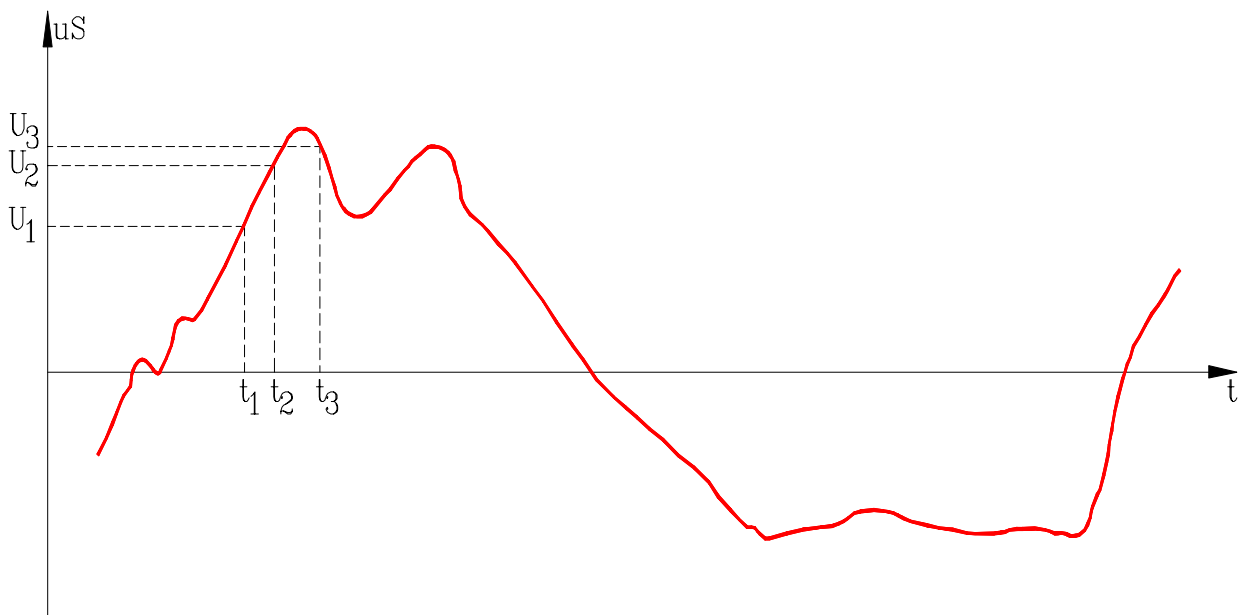


FIGURA 2.3 - SINAL A SER ANALISADO

Para cada instante t será feita uma leitura da tensão u_s que é proporcional ao sinal de corrente ou de tensão onde quer se determinar a grandeza a ser medida. Logo, para um ciclo de 60 [Hz], ter-se-á um conjunto de valores analógicos, que serão, a cada instante, armazenados em uma memória RAM. Para a FIGURA 2.3 ter-se-iam os seguintes pares:

$t_1 - u_1$
 $t_2 - u_2$
 $\cdot \quad \cdot$
 $\cdot \quad \cdot$
 $\cdot \quad \cdot$
 $t_n - u_n$

A idéia deste projeto é ter-se um equipamento para transferir os valores armazenados da memória (RAM) para uma fita, disco ou para uma impressora simples, que tenha possibilidade de imprimir, pelo menos 20 caracteres alfanuméricos. Esta fase será definida então como fase de leitura.

Uma vez em posse do conjunto de pares ordenados (t, u_s) obtidos (armazenados como citado anteriormente), pode-se lançar mão de um microcomputador do tipo pessoal ou de um computador (os quais existem, normalmente, em universidades, empresas de energia elétrica, indústrias, etc) para então fazer a decomposição do sinal lido (Bloco 4 - FIGURA 2.1). Esta decomposição permitirá, por exemplo, analisar:

- 1 - Oscilações de tensão, por exemplo, de um gerador em teste em laboratório durante:
 - Entrada de carga;
 - Saída de carga;
 - Atuação do regulador de tensão;
 - Atuação do regulador de velocidade.
- 2 - Medição de potência em sistemas que possuam cargas não lineares;
- 3 - Determinação do espectro harmônico de corrente e/ou tensão, de baixa ordem, gerados por transformadores, alternadores, pontes conversoras, fornos a arco, etc.

Naturalmente, um programa para a terceira finalidade deve, na medida do possível, lançar mão da técnica conhecida como transformada rápida de FOURIER.

Convém notar que o sinal amostrado poderá ser de um ciclo ou um determinado número de ciclos que será limitado em função da capacidade de memória disponível. Todavia, usando-se unidades de gravação dos sinais em disco tem-se um equipamento versátil, o suficiente, para realizar medições em campo, por períodos superiores a um ciclo.

3 - DESCRIÇÃO DO SISTEMA PARA A AQUISIÇÃO DE DADOS

O sistema é basicamente composto de:

- um microprocessador operando como controlador do sistema;
- uma memória RAM que armazenará os dados amostrados;
- uma memória ROM a qual armazenará todo o “software” necessário ao controle do sistema, e como o objetivo é obter, de um sinal analógico de corrente ou tensão ($f = 60$ [HZ]), um número pré-determinado de amostras, os quais após digitalizados, serão armazenados, com o apoio de todo “hardware” e “software” necessários, em memória RAM.

Assim, o equipamento deve ter as seguintes facilidades:

- a - possibilidade de operação desde 1, até um número máximo de 6 (seis) canais ao mesmo tempo, ou separadamente; 3 (três) de corrente e 3 (três) de tensão, por exemplo;
- b - deverão ser amostrados no mínimo 10 (dez) ciclos do sinal a ser medido;
- c - o número mínimo de amostras por ciclo, atende o seguinte critério:

$$n = \frac{NP}{NC} \cdot 6.$$

onde:

n - número de pares ordenados que serão armazenados por ciclo, por canal;

NP - número máximo de pares ordenados por ciclo;

NC - número de canais em funcionamento simultâneo.

Exemplo:

NP = 360 pares por ciclo

NC = 2 canais em funcionamento simultâneo

n = 1080 pares que poderão ser armazenados por ciclo por canal.

Pode-se verificar, conforme descrito anteriormente, que a precisão é inversamente proporcional ao número de canais utilizados ao mesmo tempo, mas isto não quer dizer que com os 6 (seis) canais em funcionamento simultâneo, para uma frequência de 360 amostras por ciclo do sinal, a precisão seja tal que o sistema perderá a confiabilidade, pois, apenas com 360 amostras pode-se efetuar com grande margem de segurança cálculos de potência ou mesmo obter-se harmônico até 35ª ordem.

A FIGURA 3.1 ilustra o sistema de aquisição de dados.

Na FIGURA 3.1 tem-se:

- 1 - o microprocessador 8086 funcionará como controlador total do sistema. Através de uma análise do microcomputador 8086 operando numa frequência de “clock” de 10 (dez) [MHZ], foi verificado que é possível a amostragem de 360 pontos por ciclo do sinal em 60 [HZ], devido ao fato de que o tempo gasto no processamento de dados e instruções, são compatíveis, com o limite máximo permitido, fazendo com que o microprocessador 8086 consiga amostrar a quantidade mínima de sinais exigida.
O microprocessador 8086 processará os dados e instruções e o controle do sistema.
- 2 - o bloco de memória RAM armazenará todos os dados recebidos da entrada analógica;
- 3 - o bloco de memória ROM armazenará toda a parte de “software” responsável ao controle do sistema;
- 4 - o bloco de conversão de sinal analógico para digital - através do conversor analógico digital AD549 (velocidade de conversão para 8 bits de 1,5 [µs]) será efetuado a conversão do sinal analógico para digital, de tal modo que possa ser armazenado na memória RAM;
- 5 - multiplex 6 x 1 permite a transferência e multiplexagem dos 6 (seis) canais;
- 6 - buffer e latch - isola eletricamente, armazena temporariamente e transfere os dados recebidos.

Na FIGURA 3.1 deve-se acrescentar ainda um sistema de Interface para leitura de memória RAM por um microcomputador e um sistema de Interface para gravação dos pares ordenados contidos na memória RAM em fita, disco ou impressora.

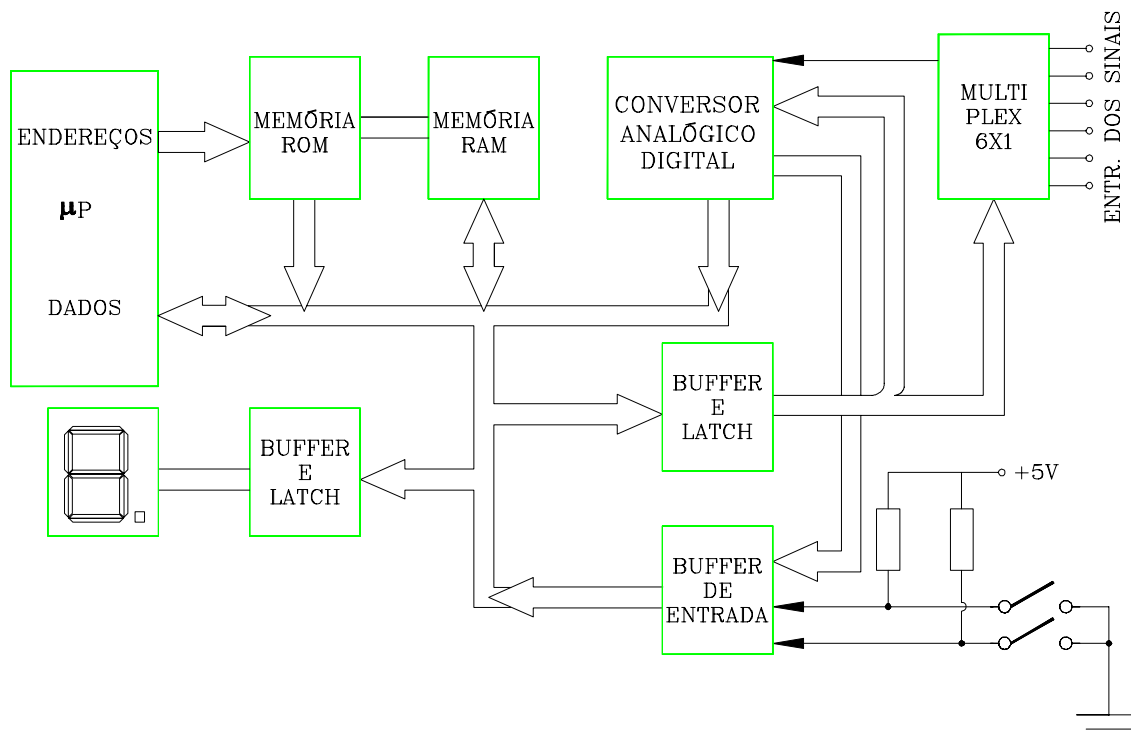


FIGURA 3.1 - SISTEMA EM DESENVOLVIMENTO

4 - DESCRIÇÃO DO SISTEMA PARA A AQUISIÇÃO DE DADOS COMO FREQUÊNCIA DE 720 SINAIS POR CICLO

Quando houver necessidade de se utilizar mais que 360 pares por ciclo o circuito indicado na FIGURA 3.1 não é conveniente. Para o caso de se necessitar de 720 pares ordenados por ciclo de amostragem, propõe-se o circuito indicado na FIGURA 4.1.

- 1 - Circuitos de controle - Após a chegada dos sinais adequados do barramento de dados, o contador (2) inicia a sua contagem que permitirá o decodificador selecionar as entradas a serem multiplexadas. O sinal vindo do conversor analógico/digital permite que o circuito de controle saiba quando é que houve o fim da conversão de um determinado grupo de bits;
- 2 - Contador (2) - simplesmente faz a contagem após recebido os sinais do circuito de controle e indica a este último o fim de cada contagem;
- 3 - Decodificador - Após o sinal do circuito de controle, tem-se a transformação de um número binário para o decimal correspondente, permitindo a passagem do devido canal no tempo pré-determinado para ser multiplexado;
- 4 - Contador (1) - Após o sinal oriundo do circuito de controle tem-se o início da contagem que permitirá guardar, dados diretamente na memória, de tal modo que eles não passem pelo microprocessador que normalmente diminui a velocidade de transferência de dados;
- 5 - Buffer 1 e 2 - Além de oferecer um nível maior de corrente em sua saída, isolar eletricamente o barramento de endereços e dados do microprocessador, possibilita que haja as operações de acesso direto à memória, em outras palavras, permite a leitura de dados da memória diretamente através de dispositivos externos (aumenta a velocidade de transferência de informações);
- 6 - Buffer 3 - Além de oferecer um nível maior de corrente, isola o conversor de memória RAM;
- 7 - Memória RAM - Armazenará toda a informação já digitalizada, recebida das entradas;
- 8 - Memória ROM - Armazenará todo “software” responsável ao controle do sistema.

No caso da FIGURA 4.1 os buffers 1 e 2 foram utilizados, justamente, levando-se em conta que a capacidade de armazenagem de uma memória (RAM) é bem limitada em relação à capacidade de armazenagem dos disquetes e que conforme o número de informações a serem armazenadas é mais vantagem o uso de um sistema de comando de “drivers” para disquetes do que aumentar a capacidade de armazenagem em memórias.

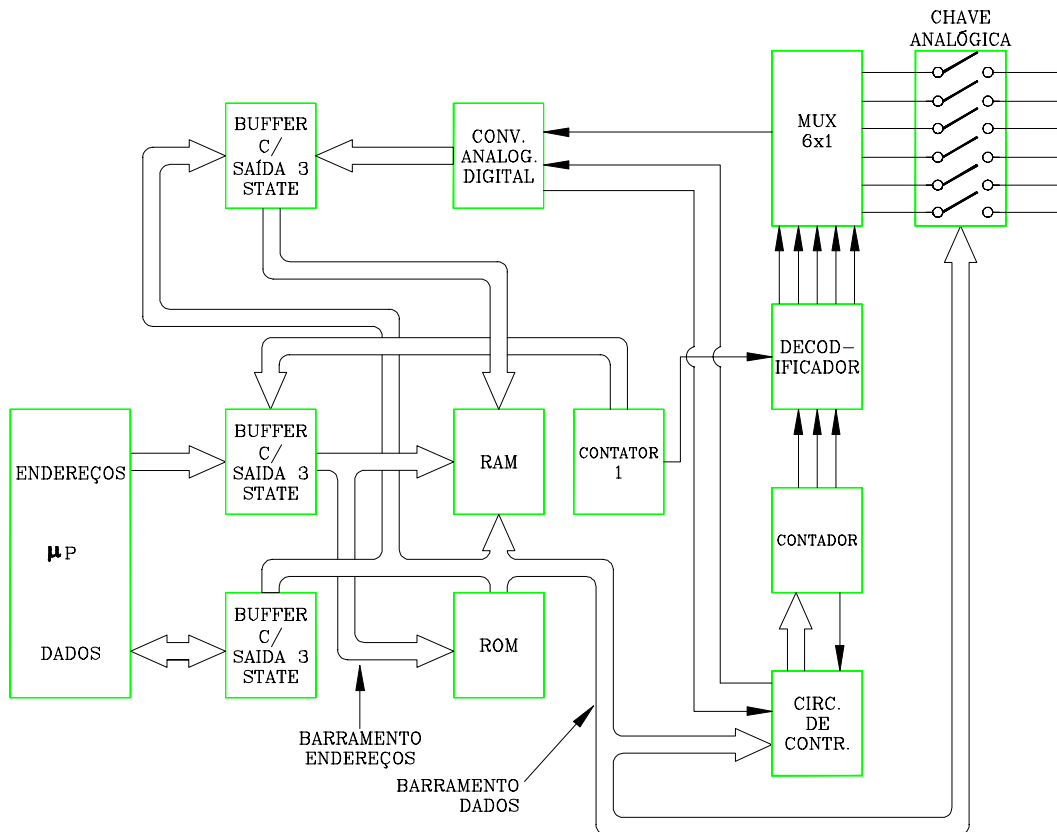


FIGURA 4.1 - CIRCUITO OPCIONAL PARA AQUELE DA FIGURA 3.1

5 - CONCLUSÕES

O sistema desenvolvido mostra possuir uma versatilidade grande no que diz respeito ao uso dos pares ordenados, pois pode-se efetuar a recomposição do mesmo em tela do microcomputador, onde o usuário irá processar os sinais. Desta forma, o usuário pode, por exemplo, efetuar cálculos para apenas um determinado ciclo, a frequência de 60 [HZ] à sua escolha.

Neste projeto procura-se desenvolver um protótipo visando o registro digital de sinais analógicos. Este protótipo contém microprocessadores, originando o desenvolvimento de “hardware” e “software”. Além disso o equipamento é versátil o suficiente para ter facilidade de transporte para realizar medições em campo.

6 - REFERÊNCIAS BIBLIOGRÁFICAS

- [1] - Douglass, D. A.(1980) - Minneapolis. “Current transformer accuracy with asymmetric and high frequency fault currents”, Trans. IEEE, paper 805 M 634-6, Summer Power Meeting.
- [2] - Arrilaga, J. (September/1981). “Harmonic Motoring”. Internacional Conference Harmonics in Power Systems - UMIST, Manchester.

7 - AGRADECIMENTOS

- Ao engenheiro Mário Boaventura Mendes Filho pelo apoio técnico recebido;
- A FINEP (Financiadora de Estudos e Projetos) pelo apoio financeiro através do Convênio nº 5.2.86.0078.00 que originou o trabalho “Desenvolvimento de um Sistema de Controle e Disparo para um Simulador de um Sistema de Transmissão em Corrente Contínua através de Microprocessadores”.